研究開発の取組み

パワーエレクトロニクスを支える パワー半導体

□ まえがき

持続可能な社会を構築するためには、環境、経済、社会の三つの分野にわたり相互に関連した多くの課題を乗り越えねばならない。特に生態系と生物多様性を保全し回復する自然共生社会、天然資源の消費量と廃棄物を削減する循環型社会、温室効果ガス排出を大幅に削減する低炭素社会の構築が急がれる。

富士電機は、"エネルギー・環境"を掲げ、環境にやさ しいクリーンエネルギーを創出する"創エネ", エネル ギーの利用効率を高める"省エネ", 創エネ・省エネを最 適化する"エネルギーマネジメント"を通して、循環型 社会と低炭素社会の構築に貢献しようとしている。2020 年までの最大の目標はスマートコミュニティづくりであ る。核となる技術の一つは、エネルギーの監視・制御によ リエネルギーのサプライチェーン全体にわたって無駄を省 き効率を高め最適化するスマート制御である。もう一つは スマートコミュニティの、個々の要素および緊密に連携し た要素間におけるエネルギーの利用効率を高めるパワーエ レクトロニクス (パワエレ) である。"創エネ""省エネ" "エネルギーマネジメント"に固有な技術の進化とスマー ト制御の進展がスマートコミュニティづくりを牽引(けん いん) し、パワエレ技術の革新により生み出される高効率 パワエレ機器群がそれを加速する。そして, パワエレ技術 の革新とパワエレ機器の高効率化を支えるキーデバイスが パワー半導体である。

本稿では、最初にパワエレ機器の技術革新と改善(高効率化、高信頼化、小型化、低コスト化)におけるパワー半導体の重要性について述べ、次にパワエレ機器の技術革新と改善に向けたパワー半導体の研究開発の取組みについて説明する。

② パワー半導体の革新

富士電機における新型変換器開発の歴史と新型パワー半導体開発の歴史を振り返ってみると、パワエレ技術の革新 (新型変換器の誕生) がパワー半導体技術の革新 (新型パワー半導体の誕生) と同期して起きてきたことが報告されている。新型半導体の誕生が新型変換器の誕生を支え、一方で新型変換器実現への要求が新型パワー半導体の開発を牽引してきたといえる。新型パワー半導体が備えた革新的能力とその能力を生かした新型変換器の機能・性

能との関係について最新情報を加えて**表 1** に示す。全半導体ダイオードが小型・高信頼整流器の実現を,サイリスタが PAM(Pulse Amplitude Modulation)インバータの実現を,トランジスタと GTO(Gate Turn-Off)サイリスタが PWM(Pulse Width Modulation)インバータの実現を,パワー MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)と IGBT(Insulated-Gate Bipolar Transistor)が PWM インバータの高精度・高効率・小型化を支えてきている。

最近では、炭化けい素(SiC)および窒化ガリウム(GaN)パワー半導体デバイスの量産化とこれらを生かした新型変換器の実現、RB(Reverse-Blocking)-IGBTの拡充とこれを生かした新型変換器の拡大、SJ(Superjunction)-MOSFETの性能向上とこれを生かした変換器の改善、IGBT の性能向上とこれを生かした変換器の改善の4点が大きな課題となっている。富士電機は社内にパワエレとパワー半導体の両方を持つ数少ない会社の一つであり、そのメリットを生かして、技術開発と新商品開発の両面でパワエレとパワー半導体の協力と相互作用を高め、相乗効果を発揮している。③章では、その取組みについてパワー半導体の立場から説明する。

③ パワー半導体の研究開発の取組み

3.1 SiC および GaN パワー半導体

シリコン (Si) パワー半導体の性能改善が限界を迎えた

表 1 パワエレの革新を支えるパワー半導体の革新

パワー半導体	半導体の能力	変換器	変換器の機能・ 性能
ダイオード	整流	整流器	小型・高信頼整 流機能
サイリスタ	自己点弧	PAM インバータ	交流出力
トランジスタ GTO サイリスタ	自己消弧	PWM インバータ	精度・効率・ 体積低減
MOSFET IGBT	高速スイッチング	高周波の PWM インバータ	高精度・高効率・小型
RB-IGBT	低損失・小型の 双方向スイッチング	マトリックス コンバータ A-NPC インバータ	双方向交流出力 高効率・小型・ 高精度
SiC・GaN デバイス	超低損失・超小型 超高速スイッチング	超高周波・超小型の PWM インバータ・ PDM インバータ* 共振型変換器 *	超高効率・ 超小型・高精度

*:構想段階のもの

わけではないが、損失を 1/10 に低減することは極めて難しい。一方で SiC や GaN パワー半導体は、その優れた物性よって理想的には損失を Si パワー半導体の 1/100 以下に低減することも可能であると試算されている。現在、パワー半導体の最大の課題は SiC および GaN パワー半導体の量産化であり、パワエレの最大の課題はこれらを生かす新型変換器の実現である。

富士電機は、SiC パワー半導体では独立行政法人 産業技術総合研究所(産総研)との共同研究により SBD (Schottky-Barrier Diode) とパワー MOSFET の量産技術開発を進めている。SBD においては、1,200 V 品で電流密度 200 A/cm² のときに 1.4 V という低いオン電圧と、3.5 J/cm² という高いアバランシェ耐量とを両立したチップの量産技術を確立し、既にサンプル提供が開始されている。パワー MOSFET においては、1,200 V 品で電流密度 200 A/cm² のときに 5.0 m Ω cm² という低いオン抵抗と、1,600 A/cm² という高いアバランシェ耐量とを両立したチップの量産技術を開発中であり、2012 年にサンプル提供が開始される予定である。産総研との共同開発による成果を実証するために、SBD は 2011 年度中に、パワー MOSFET は 2012 年度に富士電機が生産を開始する。

SBD は、図1に示すパッケージに Si-IGBT とともに 実装し、Si-IGBT・SiC-SBD ハイブリッド PIM(Power Integrated Module)として製品化され、同時にこれを用 いた高効率インバータも製品化される計画となっている。 ハイブリッド PIM を用いた高効率インバータは、従来の インバータと比較して、キャリア周波数 16 kHz の場合に 約 30%、より高周波の場合にはさらに大幅にインバータ 部パワー半導体の損失が低減される。

パワー MOSFET は、図 2 に示す新パッケージに SBD とともに実装し、オール SiC パワーモジュールとして製品

化され、同時にこれを用いた超高効率のパワエレ機器も製品化される計画となっている。SiC パワー半導体は先に述べたように損失を大幅に低減できる画期的なパワー半導体であるが、SiC 基板のコストと欠陥密度が高く、またチップ生産プロセスが複雑なため、チップコストが高く大きなチップでは歩留りも低いという問題を抱えている。

富士電機では、パワー半導体の技術者とパワエレの技術者が協力してチップとパッケージと変換器の同時開発を進め、SiC の特性を最大限に生かす変換器、変換器を最大限に低損失化しながらコストアップを最小化するパワー半導体チップとパッケージを追究してきている。その結果たどり着いたのが図2に示す新パッケージである。この新パッケージは、チップ下面に高放熱の絶縁基板を配し、チップ上面の接続にはピン端子を用い、高耐熱の接合材料と高耐熱樹脂を用いてモジュール化している。これにより、小型チップの多数並列使用と低寄生インダクタンス、チップ温度200℃での運転と高信頼性を達成し、床面積もIGBTモジュールの半分に小型化している。前述の高性能チップとこの新パッケージの組み合わせにより、低損失かつ小型でコストアップを最小限に抑えた変換器が実現できる。

GaN パワー半導体においては、古河電気工業株式会社と次世代パワーデバイス技術研究組合(APoD)を設立し、SBD とパワー MOSFET の研究開発を進めている。SiC パワー半導体は基板コストが高いためにチップコストが高くなるという問題があるが、GaN パワー半導体は Si 基板上にも形成できるのでチップコストを低くすることができる。その技術的難易度は高いが、特に 100 V から 1,000 V 耐圧程度のパワー半導体の低損失・小型・低コスト化に効果が期待されている。APoD では、Si 基板上に比較的低欠陥のGaN 層を形成するヘテロエピタキシャル成長技術を確立し、その基板を用いた GaN パワー半導体の開発を進めて

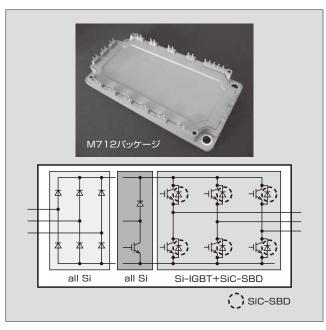


図 1 Si-IGBT・SiC-SBD ハイブリッド PIM

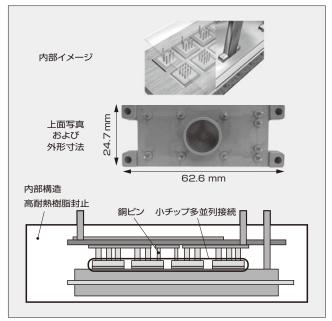


図 2 SiC パワーモジュール用新パッケージ

いる。パワー MOSFET では、耐圧 $1,700\,\mathrm{V}$ で $7.1\,\mathrm{m}\,\Omega\,\mathrm{cm}^2$ という低いオン抵抗を実現している。

富士電機では APoD と密接な連携を取り、GaN パワー半導体の特長を生かす変換器の開発と、変換器の性能とコストのバランスを最適化する GaN パワー半導体の開発を同時並行で進めている。残る課題は電流コラプスと呼ばれる高電圧印加によってオン抵抗が増加する高耐圧 GaN パワー半導体特有の問題の解決であり、その達成の度合いを見ながら製品化判断を行う計画である。

3.2 RB-IGBT

現在の変換器のほとんどは 2 レベル電圧ソースインバータと矩形(くけい)波 PWM 制御技術に依存している。電力変換の主回路トポロジーと制御原理には多種多様な選択肢があるにも関わらず、約 30 年間にわたってこのように限定された技術に依存せざるを得なかった理由は、高周波で使える低損失な逆阻止スイッチや双方向スイッチが実現できなかったことにある。富士電機は、この問題を解決するために 2003 年に世界で初めての高周波対応逆阻止スイッチである RB-IGBT を開発し、その系列拡充と高性能化を進めてきている。2011 年には第 2 世代品の量産を開始した。RB-IGBT は数十 kHz の周波数まで使用可能であり、逆阻止スイッチとしてだけでなく、逆並列接続により双方向スイッチとしても利用できる。

RB-IGBT の登場によって低損失なマトリックスコンバータ、A-NPC(Advanced Neutral-Point-Clamped)インバータ・コンバータ、電流ソースインバータなどの実現が可能となり、現在、富士電機では用途の多い A-NPC変換器の系列拡充に力を入れている。A-NPC変換器は 2レベル変換器や NPC 変換器と比較してキャリア周波数 1~20kHz の範囲で最大 20% 程度低損失となるだけでなく、NPC と同様に 2レベル変換器と比較して約 1/2 に低ノイズ・低高調波化されるので、フィルタ部品の小型化にも効果を発揮する。A-NPC変換器用に系列化を進めているパワーモジュールの新製品の例を図 3 に示す。

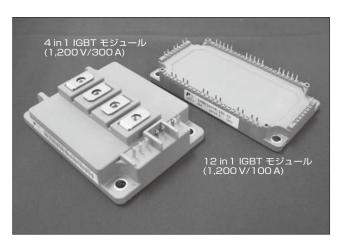


図3 A-NPC 用パワーモジュール新製品

3. 3 SJ-MOSFET

中・大容量の変換器にはIGBTが用いられているが、比較的小容量の変換器にはパワーMOSFETが用いられ、使用される周波数も高い。富士電機は2011年10月にSJ-MOSFETの出荷を開始した。太陽光発電用パワーコンディショナ(PCS)、電気自動車(EV)やハイブリッドカー(HEV)の地上用および車載用充電器やDC-DCコンバータ、インターネットデータセンター(IDC)用サーバ電源やハードディスクドライブ(HDD)用電源などには高い効率が求められる。富士電機のSJ-MOSFET「Super J-MOSシリーズ」は、パワエレ部門の協力によりこれら高効率用途に最適な低損失特性を実現しており、これを用いた変換器も同時に開発されている。図4にSuper J-MOSシリーズの低損失特性を競合との比較で示すとおり、低オン抵抗性と低スイッチング損失性の両面で最も優れた特性となっている。

3.4 第7世代 IGBT

SiC や GaN パワー半導体によるパワエレ機器の技術 革新が近づいており、RB-IGBT による技術革新と SJ-MOSFET による効率改善も進んでいるが、エネルギー・

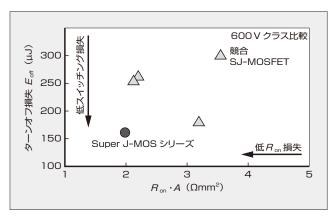


図 4 SJ-MOSFET の低損失特性

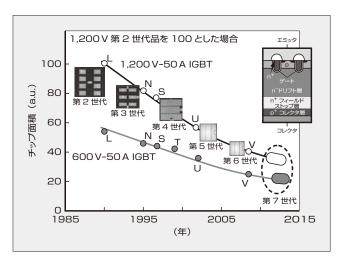


図 5 第 7 世代 IGBT チップの小型化目標

環境のためのパワエレ機器を支えるパワー半導体は当面 IGBT が主力である。富士電機では、IGBT のさらなる改善も目指して第7世代 IGBT の開発を進めている。図5 に第7世代 IGBT チップの小型化目標を示す。第7世代では、さらなる低損失化、小型化、高信頼化、低コスト化に加えてエネルギー・環境用途の変換器に、より適した特性への最適化を図り、エネルギー・環境用パワエレ機器の性能向上を支えていく。

4 あとがき

エネルギー・環境分野での貢献を目指した富士電機の取組み、その推進力となるパワエレ技術の重要性、パワエレ技術の革新と改善を支えるパワー半導体の位置付けを説明した。これに加え、エネルギー・環境に向けたパワエレ技術革新と改善のためのパワー半導体の四大課題、SiCやGaNパワー半導体、RB-IGBT、SJ-MOSFET、第7世代IGBTについて研究開発の概要と今後の展望を紹介した。持続可能な社会の構築は、国内に限らないグローバルな課題であり、世界に通用する技術の開発と人材の育成を進めたい。優れたパワエレ機器を利用した"創エネ""省エネ""エネルギーマネジメント"が世界の持続可能性を高める。パワー半導体において世界に貢献する富士電機を目指す。

参考文献

- (1) 国立国会図書館調査及び立法考査局.総合調査報告書「持続 可能な社会の構築」. 2010年3月.
- (2) Shigekane, H. et al. "Macro-Trend and A Future Expectation of Innovations in Power Electronics and Power Devices". Proceedings of IPEMC' 09. 2009, p.35-39.
- (3) 江口直也, 藤平龍彦. パワーエレクトロニクスとパワー半導体のシナジーによる技術の強化. 富士時報. 2010, vol.83, no.1, p.14-18.
- (4) Takei, M. et al. "The Reverse Blocking IGBT for Matrix Converter with Ultra-Thin Wafer Technology", Proceedings of ISPSD' 03, 2003, p.156-159.
- (5) Fujihira, T. "Theory of Semiconductor Superjunction Devices". Japan Journal of Applied Physics, 1997, vol.36, p.6254–6262.
- (6) Chow T. P. and Tyagi R. "Wide Bandgap Compound Semiconductors for Superior High-Voltage Unipolar Power Devices". IEEE Trans. ED, 1994, vol.41, p.1481-1483.
- (7) "産総研,富士電機アドバンストテクノロジー株式会社と共同研究を開始".独立行政法人産業技術総合研究所.2009-03-15. http://www.aist.go.jp/aist_j/topics/to2009/to20090515/to20090515.html,(参照 2011-11-06).

- (8) Tsuji T. et al. "Experimental Demonstration of 1,200 V SiC-SBDs with Lower Forward Voltage Drop at High Temperature". Proceedings of ICSCRM 2011, Tu-P-27, 2011, p.205-208.
- (9) Harada S. et al. "High performance SiC IEMOS/SBD module". Proceedings of ICSCRM 2011, MO-3 A-1, 2011, p.52-57.
- (10) Ikeda Y. et al. "Investigations on Wirebond-less Power Module Structure with High-Density Packaging and High Reliability". Proceedings of ISPSD' 11, 2011, p.272-275.
- (11) "次世代パワーデバイス技術研究組合の設立について". 富士電機ホールディングス株式会社. 2009-06-22. http://www.fujielectric.co.jp/about/news/09062201/index.html, (参照 2011-11-06).
- (12) Ikeda N. et al. "Over 1.7 kV normally-off GaN hybrid MOS-HFETs with a low on-resistance on a Si substrate". Proceedings of ISPSD' 11, 2011, p.284-287.
- (13) Bhowmik S. and Spee R. "A Guide to the Application—Oriented Selection of AC/AC Converter Topologies". IEEE Trans. PE, 1993, vol.8, no.2, p.156–163.
- (14) Yatsu M. et al. "A Study of High Efficiency UPS using Advanced Three-level Topology". Proceedings of PCIM Europe, 2010, p.550-555.
- (15) Komatsu K. "Advanced Neutral-Point-Clamped IGBT Modules". To be published in PCIM Europe, 2012.
- (16) T. Tamura et al. "Reduction of Turn-off Loss in 600 V-class Superjunction MOSFET by Surface Design." Proceedings of PCIM Asia, 2011, p.102-107.



藤平 龍彦

電子デバイスの研究開発に従事。現在,富士電機 株式会社技術開発本部電子デバイス研究所長。工 学博士。電気学会会員,応用物理学会会員,日本 金属学会会員,IEEE 会員。



宝泉 徹

パワー半導体の開発に従事。現在,富士電機株式 会社電子デバイス事業本部パワー半導体事業部長。 電気学会正員。



安部 浩司

パワー半導体ウェーハプロセス(前工程)製造管 理に従事。現在,富士電機株式会社電子デバイス 事業本部松本工場長。



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する 商標または登録商標である場合があります。